

Ajuste dinámico del consumo de energía en tareas de tiempo real integrando la planificación realimentada y el control multifrecuencia

Alfonso S. Alfonsi
Universidad de Oriente

Jesús Pérez
Universidad Politécnica Territorial del
Estado Aragua "Federico Brito Figueroa"

Fecha de recepción: 25 - 06 - 2016 Fecha de aceptación: 14- 07- 2016

Resumen

El consumo de energía de los sistemas empotrados de control de tiempo real autónomos es un tema de apertura a nivel tecnológico, repercute, en el tiempo de operación, debido a la utilización de baterías para su alimentación, e incide en la temperatura, ocasionando comportamientos indeseados. Se diseña una estrategia de control multifrecuencia para regular un recurso computacional, como el procesador, asignando dinámicamente el tiempo de cómputo, de forma global, a todas las instancias de una tarea, o local, a cada instancia de

ejecución, sumándole características de ajuste ínter e intratarea, con la intención de escalar la velocidad del procesador, y por ende, el consumo de energía. Se recurre a la planificación realimentada con ahorro de energía, que usa la teoría de control para planificar los recursos de un sistema de cómputo. Así como también, los lineamientos del control multifrecuencia, el escalamiento dinámico de voltaje/frecuencia, y las técnicas para la utilización del tiempo ocioso dinámico. Las tareas de tiempo real consideradas son críticas periódicas. Un conjunto de tareas para pruebas comparativas se tomó para validar el funcionamiento,

variando los tiempos de cómputo consumidos. El comportamiento global intertarea y local inter/intratarea, arrojan un consumo de energía del 44,70% al 90,00%, y 42,00% al 86,66%. Se concluye, la asignación de los tiempos de cómputo es operada de forma natural por el lazo de control multifrecuencia, sin violar las restricciones temporales, proporcionando efectos en el consumo de energía por las tareas.

Palabras clave: Ajuste; energía; retroalimentación

Dynamic adjustment of energy consumption for real-time tasks by integrating feedback planning and multi-frequency control

Abstract

The energy consumption of the autonomous real-time control embedded systems is a subject of openness at a technological level, it affects the operation time due to the use of batteries for its feeding, and it affects the temperature, causing undesired behaviors. A multi-frequency control strategy is designed to regulate a computational resource, such as the processor, by dynamically assigning the computation time, globally, to all instances of a task, or locally, to each instance of

execution, adding inter- and intra-attribute adjustment characteristics, with the intention of scaling the speed of the processor, and therefore, the energy consumption. It resorts to planning feedback with energy savings, which uses control theory to plan the resources of a computer system. As well as, the guidelines of the multi-frequency control, the dynamic scaling of voltage/frequency, and the techniques for the utilization of the dynamic idle time. The real time tasks considered are periodically critical. A set of tasks for comparative tests was taken to validate the operation, var-

ying the computation times consumed. The global inter-task and local inter/intrathora behaviour, give an energy consumption from 44.70% to 90.00%, and 42.00% to 86.66%. It is concluded that the assignment of the computation times is operated in a natural way by the multi-frequency control loop, without violating the time restrictions, providing effects in the energy consumption by the tasks.

Key words: Adjustment; energy; feedback

Introducción

El consumo de energía de los sistemas empujados de control de tiempo real autónomos (SECTRA) es un tema de apertura a nivel tecnológico, repercute, en el tiempo de operación, debido a la utilización de baterías para su alimentación, e incide en la temperatura, ocasionando comportamientos indeseados.

El trabajo de Weiser *et al.* (1994) desencadenó trabajos que incorporan la planificación para reducir el consumo de energía en los procesadores, estableciendo un método caracterizado por el control dinámico de la velocidad del procesador, desde el sistema operativo.

Actualmente, existen propuestas que integran el manejo de la energía por hardware, el escalamiento dinámico de voltaje/ frecuencia o DVFS (*Dynamics Voltage Frequency Scaling*) (Piguet, 2006; Hu y Quan, 2007), a la planificación realimentada o *Feedback Scheduling* (Hellerstein *et al.*, 2004; Xia y Sun, 2008), las cuales son conocidas como planificación realimentada con ahorro de energía o *Power Aware Feedback Scheduling* (Xia y Sun, 2008). Algunos explotan técnicas para la utilización del tiempo ocioso (TO) (Zhu y Muller, 2006; Scordino, 2007; Chantem *et al.*, 2009; Niu, 2011).

En este contexto, Zhu (2005) entrega el planificador *DVS-EDF* Realimentado o *Feedback DVS-EDF*, dirigido a sistemas de tiempo real críticos, considerando un planificador en línea con asignación de prioridades dinámicas y cálculo de la velocidad de procesador dinámico.

Como política de planificación de tiempo real usa el *Earliest Deadline First (EDF)* (Butazzo, 2005; Sha *et al.*, 2006), conocido en la literatura de tiempo real. Xia *et al.* (2008) desarrollan el planificador llamado *EAFS (Energy-Aware Feedback Scheduling)*, abordan el problema de impredecibilidad y variabilidad de los tiempos de ejecución, en entornos dinámicos, explotando la técnica *DVFS*, combinándola con estrategias de calidad de control. En el mismo orden de ideas, Xia *et al.* (2009), mejoran el anterior, esta vez, variando el periodo de muestreo de cada lazo de control, hasta alcanzar el límite las restricciones temporales impuestas por las tareas.

Lo anterior permite observar, que la gestión de recursos se formula como un problema de control de lazo cerrado, tratando los sistemas de cómputo como un proceso controlado, reflejado en el compromiso entre las características temporales y la señal de control obtenida, y las demandas al procesador, por manipulación de los tiempos de cómputo de cada tarea y/o su periodo de activación, teniendo la flexibilidad de emplear políticas de planificación de tiempo real, de tal forma que consuman una cierta cantidad de energía, la cual dependerá de la velocidad seleccionada para su ejecución, indicando el cambio en el nivel de voltaje/frecuencia de forma que se minimice el consumo de energía y no afecte sus restricciones temporales.

Siguiendo esta línea de acción, se está trabajando en integrar técnicas de control multifrecuencia (MF) (Salt y Albertos, 2005; Salt y Camiña, 2001),

para manejar el consumo de energía en procesadores DVFS (Alfonsi *et al.*, 2009; Alfonsi, 2010). Una propuesta es el Lazo de Planificación Realimentado Multifrecuencia (LPRMF), capaz de manejar escalamiento de velocidad intertarea de forma global, es decir, los cambios de velocidad se ajustan en un tiempo finito global, llamado hiperperiodo (H), definiendo el Tiempo Ocioso Multifrecuencia o Tiempo Verde (TVi) (Alfonsi *et al.*, 2012). Si bien es cierto que hay una regulación del consumo de energía por parte de las tareas involucradas, no obstante subyace que existe también un escalamiento intratarea, que no ha sido considerado, donde el TVi puede utilizarse en favor de las tareas.

Por tal motivo, se diseña una estrategia de control multifrecuencia para regular un recurso computacional, como el procesador, asignando dinámicamente el tiempo de cómputo, de forma global, a todas las instancias de una tarea, o local, a cada instancia de ejecución, sumándole características de ajuste inter e intratarea, con la intención de escalar la velocidad del procesador, y por ende, el consumo de energía.

Este aporte está dentro de una visión que busca potenciar tecnologías para favorecer un desarrollo sostenible. Muestra de ello está en la Declaración de Barcelona del 2004, citada por Yáñez y Zavarce (2009), referente a la reciprocidad en el ámbito particular de la ingeniería, que destaca como reto, ser capaces de trabajar multidisciplinariamente, para adaptar la tecnología actual a las demandas impuestas por los estilos sostenibles.

Métodos

A continuación, se detalla el modelo de tarea de control de tiempo real, así como también, la estrategia de control MF adoptada en el LPRMF (Alfonsi et

al., 2012), mejorando así sus funcionalidades.

Modelo de la Tarea de Control

Las tareas de control de tiempo real consideradas son críticas, periódicas,

aperiódicas, independientes, apropiables, no tienen restricciones de precedencia, ni presentan armonicidad en sus periodos de activación. Su modelo se define como una entidad ejecutable T_i , formada por un conjunto de instancias $t_{i,k}$, definida por:

$$t_{i,k} = (C_{i,k}, D_{i,k}, P_{i,k}, \alpha_{i,k}) \forall i \in (1, 2, \dots, N) \wedge k \in (1, 2, \dots, M) \dots \dots \dots (1)$$

Donde $C_{i,k}$ es el tiempo de cómputo de la tarea i en el tiempo de activación k , $D_{i,k}$ el plazo de finalización de la tarea, $P_{i,k}$ el periodo de activación. Y, $\alpha_{i,k}$ es el factor de escalamiento que representa la normalización de la velocidad entre un máximo referido a f_{max} o a max y un mínimo referido a f_{min} o a min . Se calcula como:

$$\alpha_{i,k} = \frac{f_{i,k}}{f_{max}} \quad \forall i \in (1, 2, \dots, N) \wedge k \in (1, 2, \dots, M) \dots \dots \dots (2)$$

donde $f_{i,k}$ y f_{max} , las frecuencias actual y máxima de operación del procesador (Chantem et al., 2009). Se debe cumplir que

$$D_{i,k} < P_{i,k} \text{ y } C_i^{f_{max}} = WCET_i.$$

Al conjunto de tareas que se ejecutan en el hiperperiodo H se les denomina

$$S_i = \{t_{i,k}\} \in H \quad \forall i \in (1, 2, \dots, Q) \dots \dots \dots (3)$$

Para calcular el consumo de energía normalizado en un procesador en un rango de tiempo fijo se usa la siguiente aproximación

$$E(\alpha) = \alpha^2$$

(Piguet, 2006; Zhu y Muller, 2006; Xia y Sun, 2008).

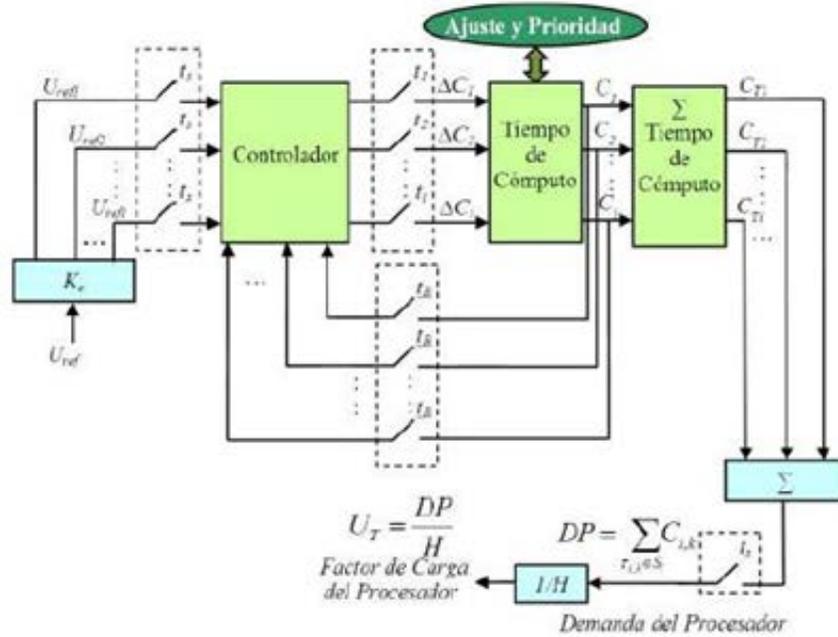
Estrategia de Control Multifrecuencia

Se toma como base la arquitectura de un Planificador Realimentado Multifrecuencia (LPRMF), que lo componen un módulo de Ajuste y Prioridad y un Con-

trol del Factor de Carga del procesador (Alfonsi et al., 2012). En la Figura 1, se representa, la estructura funcional del control para el Factor de Carga del procesador (UT) a periodo t_s , donde la señal de referencia (U_{ref}) es muestreada a t_s , llevadas a ganancias K_e para garanti-

zar su disponibilidad a cada controlador local a periodo de control t_i , el cual regulará el $C_{i,k}$, por medio del cambio de los tiempos de cómputo de cada tarea (ΔC_i) (Alfonsi et al., 2012).

Figura 1. Diagramas estructura funcional del control para el Factor de Carga del procesador



Fuente: Alfonsi, et al., (2012)

Como requisito para diseñar el controlador, se desarrolla un modelo del tiempo de cómputo de una tarea, tomando en consideración la relación de la entrada de la señal de control $\Delta C_{i,k}$ a P_i o cambio del tiempo de cómputo, y la variable a controlar $C_{i,k}$ a periodo P_i , dado por

$$C_{i,k}^{P_i} = C_{i,k}^{P_i} + K_u DC_{k}^{P_i} \quad (4)$$

Donde:

$$DC_{i,k}^{P_i} = OPMF_Expand(K_c (E_{i,k}^{t_R})_{t_R}^{P_i} \quad \square t_{i,k} \quad \square S_l \quad (5)$$

o,

$$DC_{i,k}^{P_i} = K_c (E_{i,k}^{t_R})_{t_R}^{P_i} \quad \square t_{i,k} \quad \square S_l \quad (6)$$

La ecuación (4) es una adaptación del modelo presentado en Abdelzaher et al. (2008), el cual fue usado y aplicado en (Xia y Sun, 2008; Xia et al., 2009). La magnitud de K_u , representa una proporcionalidad entre el cambio del tiempo de cómputo actual y el estimado.

En (5) y (6) se establece K_c como la constante proporcional del controlador. En (4),

$$OPMF_Expand(E_{i,k}^{t_R})_{t_R}^{P_i}$$

es la operación multifrecuencia de expansión o Expand (Salt y Camiña, 2001), desde un tiempo de muestreo t_R a P_i , que será entregada a los controladores locales muestreadas a $t_R = H$, para el funcionamiento intratarea.

Por otro lado, para admitir variar la velocidad en cada instancia $t_{i,k}$, o intratarea, se definen los muestreadores $t_R = P_i$, aplicando a la referencia una operación multifrecuencia de retención o Hold (OPMF_Hold), ya que se nece-

sita que esta señal sea mantenida y disponible cada P_i . Siendo $t_S = H$, queda

$$U_{ref_i}^{P_i} = OPMF_Hold(U_{ref_i})_{t_S}^{P_i} \quad \square t_{i,k} \quad \square S_i \quad (7)$$

Debido a este criterio, en (6), no se encuentra la operación MF, debido a que se trabaja a frecuencia P_i . En ambos casos, en la salida del sumador se aplica una operación multifrecuencia de salto o Skip (OPMF_Skip), debido a que se necesita la demanda del procesador ocasionada por las entregas parciales de cada tarea a H , no importando las totali-

zaciones parciales a P_i .

Para implementar lo anterior, se toma ventaja de la programación en lenguajes de alto nivel, la programación orientada objeto, y librerías de aplicación, para componer clases en el LPRMF (Alfonsi et al., 2012). Se integra el método DeterFE que determina el factor de

escalamiento real a i, k a la clase Tarea (Pseudocódigo 1). Así como también, en el método refer_local, se incorpora (7), para el funcionamiento intratarea, al igual que en el método Tarea Ctrl, lo dispuesto en (6), dando como resultado el Lazo de Planificación Realimentado MF con Ahorro de Energía (LPRMF).

Pseudocódigo 1. Método DeterFE()

```
float Tarea::DeterFE()
Inicio definicionclase
Hacer a = 1 hasta nea //nea : número de escalado
Si a_i^a & a_i^b < a_i^{a+1} entonces //Verifica la zona de interescalado, b : analítico
d1 = a_i^a & a_i^b //Distancia b a menor
d2 = a_i^{a+1} & a_i^b //Distancia b a mayor
Si d1 < d2 entonces //Se adjudica a i
a_i = a_i^a
de lo contrario
a_i = a_i^{a+1}
Fin_Si
Salir del lazo //Al cumplirse una condición rompe el lazo
de lo contrario
a_i = a_i^{a+1} //en caso que a_i^a = a_i^{max}
Fin_Si
Fin_Hacer
nea = a //Niveles de escalado dependiente de la aplicación
Fin_definicion
```

Resultados y discusión

Un conjunto de tareas para pruebas comparativas o *benchmark* (Shin et al.,

2001), tabla 1, se tomaron para validar el funcionamiento, utilizadas también, para evaluar otros algoritmos con ahorro de energía (Moncusí, 2005; Choi et

al., 2007; Rakhmatov, 2008; Xian et al., 2008; Chang et al., 2009; Alfonsi et al., 2012).

Tabla 1. Pruebas Comparativas (benchmark), propuesta por Shin et. al, (2001)

Tarea	T	D	WCET	WCRT	D-WCRT	P
T_1	50	50	10	10	40	1
T_2	80	80	20	30	50	2
T_3	100	10	40	80	20	3

Se consideran las columnas T, D y WCET, que corresponden a P_i , D_i y $WCET_i$, siendo éste último la magnitud del C_i^{fmax} determinado en tiempo de diseño. También se establece un procesador hipotético (Alfonsi et al., 2012), al cual se ajustó acinco niveles discretos de escalado de la velocidad, tabla 2.

Tabla 2. Características del Procesador Hipotético

Parámetros	Mínimo				Máximo
Frecuencia (MHz)	150,00	400,00	600,00	800,00	1000,00
Voltaje (V)	0,27	0,22	0,33	0,44	1,80
α	0,15	0,40	0,60	0,80	1,00

Se desarrollan experiencias que muestran el funcionamiento del criterio y el comportamiento de las tareas (variando el porcentaje de los $C_{i,k}$), fijando el $U_{ref} = 0,95$. Estas pruebas permiten explicar el funcionamiento del LPRM-FAE, desde el punto de vista energético y de planificación, usando como política de planificación el usando el EDF.

La primera experiencia explota el escalamiento global Intertarea con velocidad discreta, donde la asignación del

escalamiento se hace al inicio de cada H. Esta manera de ajustar la velocidad es utilizada por Hellerstein et al. (2004), Xia y Sun (2008) y Xia et al. (2009), entre otros. La fig. 1a muestra el resultado al variar entre 100% y 50% los $C_{i,k}$, de las T_1 , T_2 y T_3 , donde el consumo de energía obtenido es 64% por instancia.

La segunda experiencia se direcciona al escalamiento local inter e intratarea con velocidad discreta, es decir, la ejecución de cada instancia se ejecuta du-

rante H a diferentes velocidades.

Esta forma de hacerlo es utilizada en Shin et al. (2001), Moncusí (2005), Zhu (2005), Scordino (2007), Zhu y Muller (2006) y Xia et al. (2008).

La fig. 1b muestra uno de los resultados obtenidos al variar entre 100% y 50% los $C_{i,k}$, de las T_1 , T_2 y T_3 , donde el consumo de energía obtenido va de 16% a 64% por instancia.

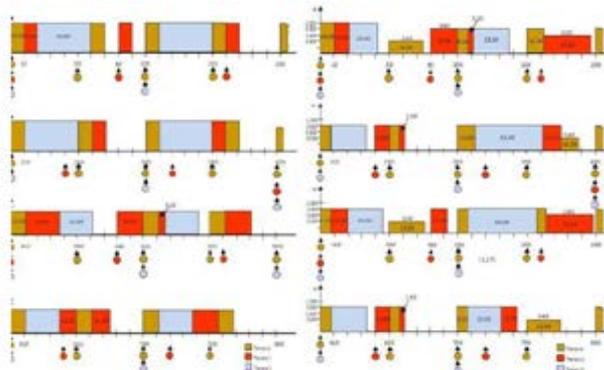


Figura 1. Diagramas de planificación de las tareas con EDF. T_1 , T_2 y T_3 varían entre el 100% y el 50% sus $C_{i,k}$. (a) Escalamiento real global, (b) Escalamiento real local.

Se destaca que la actividad del $TV_{i,k}$, que representa al TO debido al factor de carga y al $WCET$ es operada naturalmente por el lazo realimentado, activando la utilización de la del TO por estiramiento a la próxima activación.

consumo de energía al planificar las tareas de la tabla 1 con EDF, el planificador con ahorro de energía *Feedback DVS-EDF* de Zhu (2005), que se enmarca en los planificadores en línea con asignación de prioridades dinámicas y cálculo de la velocidad de procesador dinámico, y el LPRMFAE. Se ha su-

puesto que en el instante 0 (inicial) se activan todas las tareas del conjunto, es por tanto el instante crítico del sistema.

La fig. 2 muestra los resultados del

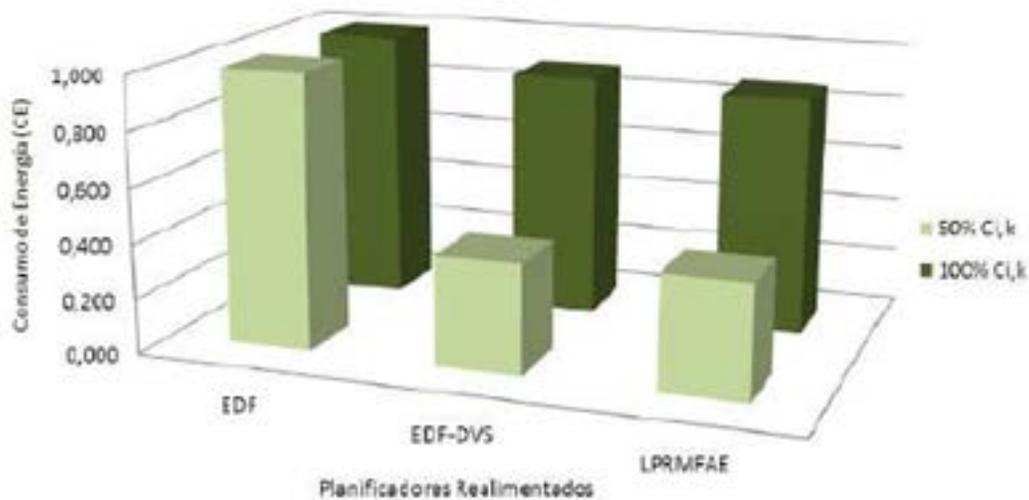


Figura 2. Comparación LPRMFAE con otros planificadores. Consumiendo de 50% a 100% de sus $C_{i,k}$.

Es importante señalar, que el *EDF-DVS* y el *LPRMFAE* siguen una referencia y al considerar el 100% de sus $C_{i,k}$, los cálculos y búsqueda de esta referencia se manejan de forma natural, ocasionada por el lazo de realimentación, considerando el TO debido al *WCET* y TO debido al factor de carga, dejando algunos ajustes si entra la consideración el TO debido a la próxima activación, siendo el consumo de energía 86,66%. Sin embargo, cuando es el 50% de sus $C_{i,k}$, el consumo de energía del *LPRMFAE* es 42,00%, por debajo del *DVS-EDF*. Lo anterior resulta que el *LPRMFAE* tiene una demanda del procesador de 227,62 ms para ejecutar las tareas asignadas en un hiperperiodo, debido a la restricción impuesta del 50% de sus $C_{i,k}$, lo que ocasiona que existan más tiempo libre del procesador, y por ser este un planificador realimentado, tratará de seguir a su referencia.

Conclusiones

En este trabajo se logró integrar la planificación realimentada, la técnicas *DVFS* y técnicas de control multifrecuencia de múltiples lazos, dando una estructura de un planificador realimentado orientado al ahorro de energía, capaz de manejar la variabilidad de los tiempos de cómputo aprovechando el tiempo ocioso, observando la característica de escalabilidad voltaje/frecuencia y su aplicación de forma global y local, así como también con características ideales y no ideales, para un procesador con capacidad de variar su voltaje/frecuencia de trabajo, comprometido con el manejo de energía y la ejecución de las tareas de control de

tiempo real, críticas, periódicas, aperiódicas, independientes, apropiables, no tienen restricciones de precedencia, ni presentan armonicidad en sus periodos de activación, sin violar sus restricciones temporales.

Este aporte promociona el desarrollo de tecnologías para la sustentabilidad.

Agradecimientos

Los autores agradecen a la Dra. Raiza Yáñez Martínez, docente e investigadora de la Universidad de Oriente por promover la incorporación de la sustentabilidad como compromiso y eje fundamental en las actividades profesionales y personales.

Referencias bibliográficas

- M. Weiser, Welch B., Demers A. y Shenker S. 1994. Scheduling for reduced CPU energy. 1st Symposium on Operating Systems Design and Implementation, Monterrey, California.
- Piguet C. 2006. Low-power CMOS circuits: Technology, logic design and CAD tools. CRC Press, FL.
- X. Hu y Quan G. 2007. Designing embedded processors – A low power perspective. En: J. Henkel and S. Parameswaran (eds.), Springer, 219-229.
- J. Hellerstein, Diao Y., Parekh S. y Tilbury D. 2004. Feedback control of

computing systems. Wiley-Interscience, Hoboken, USA.

- F. Xia y Sun Y. 2008. Control and scheduling codesign-flexible resource management in real-time control systems, Springer, Berlin, Heidelberg.
- Y. Zhu y Muller F. 2006. Exploiting synchronous and asynchronous DVS for Feedback EDF Scheduling on an Embedded Platform. ACM Trans. Embedded Computing Systems 5:1-24.
- C. Scordino. 2007. Dynamic voltage scaling for energyconstrained real-time systems. Ph.D Thesis. Dipartimento di Informatica, Università Di Pisa, Pisa, Italy.
- T.T. Chantem, Hu X.S., Lemmon M.D. 2009. Generalized Elastic Scheduling for Real-Time Tasks. IEEE Transactions on Computers 58(4):480-495.
- L. Niu. 2011. Energy efficient scheduling for real-time embedded systems with QoS guarantee. Real-Time Systems 47(2): 75-108.
- Y. Zhu. 2005. Dynamic voltage scaling with feedback EDF scheduling for real-time embedded systems. Ph.D Thesis. Department of Computers Science, North Carolina State
- G. Buttazo. 2005. Rate Monotonic vs. EDF: Judgment Day. Real Time Systems 29:5-26.
- F. Xia, Tian Y-C, Sun Y. y Dong J. 2008.

- Control-theoretic dynamic voltage scaling for embedded controllers. *IET Computer and Digital Techniques* 2(5): 377-385.
- L. Sha, Abdelzaher T., Arzén K.-E, Cervin A., Baker T., Burns A., Buttazzo G., Caccamo M., Lehoczky J. y Mok A. 2006. Real time scheduling theory: A Historical Perspective. *Real-Time Systems* 28(2-3):101-155.
- F. Xia, Ma L., Zhao W., Sun Y. y Dong J. 2009. Enhanced energyaware feedback scheduling of embedded control systems. *Journal of Computers* 4(2): 103-111.
- J. Salt y Camiña C. 2001. Control digital con muestreo no convencional: Modelado, análisis y diseño de reguladores con estructura no convencional. Proyecto Investigador. Dpto. Ingeniería de Sistemas y Automática. Universidad Politécnica de Valencia, Valencia, España.
- J. Salt y Albertos P. 2005. Model-based multirate controllers design. *IEEE Trans. on Control System Technology* 6(3): 988-997.
- A. Alfonsi, Pérez J. y Alfonsi A.R. 2009. Arquitecturas de control para la planificación de tareas de tiempo real con ahorro energético en procesadores de voltaje variable. Proyecto Investigación.
- Grupo de Investigación Arquitecturas de Sistemas de Control, Universidad de Oriente, Barcelona, Venezuela.
- A. Alfonsi. 2010. Planificador de tareas de tiempo real realimentado con ahorro energético basado en control con muestreo no convencional. Proyecto Tesis Doctoral. Postgrado en Instrumentación. Facultad de Ciencia. UCV Caracas.
- A. Alfonsi, Pérez J., Alfonsi A.R. y Yáñez R. 2012. Planificador de tiempo real realimentado multifrecuencial con ahorro de energía en sistemas empotrados. Mem. 5to Congreso Iberoamericano de Estudiantes de Ingeniería Eléctrica (V CIBELEC 2012). Mérida, CONT-08 – CONT-15. Disponible desde internet: <http://www.cibelec.org.ve/2012/Docs/Memorias/Control.pdf>
- R. Yáñez y Zavarce C. 2009. Desarrollo sustentable: ¿Desafío o compromiso? *Revista Ingeniería Industrial. Actualidad y Nuevas Tendencias* 1(3):73-85.
- T. Abdelzaher, Diao Y., Hellerstein J., Lu C. y Zhu X. 2008. Introduction to control theory and its application to computing systems. *Performance Modeling and Engineering*. En: Zhen Liu, Cathy H. Xia (eds.), Springer Science+Business Media, LLC. New York.
- Y. Shin, Choi K. y Sakurai T. 2001. Power-conscious scheduling for real-time embedded systems design. *VLSI design. Overseas Publisher Association* 12(2):139-150.
- M. Moncusí. 2005. Ahorro energético en la planificación de sistemas en tiempo real. Tesis de Doctorado. Universidad Politécnica de Cataluña. Barcelona. 2005. Disponible desde internet: <http://www.tesisenxarxa.net/TDX-0601106-122458/index.html>
- Y. Choi, Chang N. y Kim T. 2007. DC-DC converter-aware power management for low-power embedded systems. *IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems* 26(8): 1367-1381.
- D. Rakhmatov. 2008. Energy budget approximations for batterypowered systems with a fixed schedule of active intervals. *IEEE Trans. on Very Large Scale Integration Systems* 16: 985 – 998.
- H.W. Chang, Chang W.H. y Tsai C.H. 2009. Integrated singleinductor buck-boost or boost-boost DC-DC converter with power-distributive control. *Proc. Int. Conf. on Power Electronics and Drive Systems. Taipei*, 1184-1187.
- C. Xian, Lu Y-H and Li Z. 2008. Dynamic voltage scaling for multitasking real-time system with uncertain execution time. *IEEE Trans. on Computer-Aided Design of Integrate Circuits and Systems* 27(8):1467-1478.